

(19) KOREAN INTELLECTUAL PROPERTY OFFICE (KR)
(12) PATENT LAID-OPEN GAZETTE (A)

(51) \circ Int. Cl. ⁶

H01L 29/92

(11) Laid-Open Publication No.: 1998-055744

(43) Laid-Open Publication Date: September 25, 1998

(21) Application No. 10-1996-074980

(22) Filing Date: December 28, 1996

(71) Applicant: Hynix Semiconductor Inc. Yung Hwan KIM
 San 136-1, Ami-ri, Bubal-eub, Ichon-shi, Kyoungki-do

(72) Inventor: Jin Tae KIM
 107-306 Hyundai Apt., San 148-1, Ami-ri,
 Bubal-eup, Icheon-si, Kyungki-do
 Yung Suk JUNG
 201 Garden 2-cha Villa, 424-35 Changchun-dong, Icheon-si, Kyungki-do
 Byung Sub HONG
 251-69 Itaewon-dong, Yongsan-gu, Seoul

(74) Patent Attorney(s): Seung Min CHOI, Yung Moo SHIN

Request for Examination: Yes

(54) METHOD FOR FORMING DIELECTRIC FILM OF CAPACITOR

ABSTRACT

As an area occupied by a capacitor becomes smaller due to high integration of a semiconductor device, a thickness of a dielectric film is required to be reduced for securing capacitance required in the device. However, when the thickness of the dielectric film is reduced, electric characteristics are degraded, which results in insulation destruction and leakage current. Accordingly, a method for improving a dielectric film of a capacitor having a triple structure of a lower oxide film, a nitride film and an upper oxide film is provided.

공개특허 제1998-55744호(1998.09.25) 1부.

[첨부그림 1]

특1998-055744

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl. ⁶ H01L 23/92	(11) 공개번호 (43) 공개일자	특1998-055744 1998년09월25일
(21) 출원번호	특1996-074980	
(22) 출원일자	1996년12월28일	
(71) 출원인	현대전자산업 주식회사	김영환
(72) 발명자	김기도 이천시 부발읍 아미리 산 136-1 김진태 김기도 이천시 부발읍 아미리 산 148-1 현대아파트 107-306 정영석 김기도 이천시 창전동 424-35 가든2차 빌라 201호 홍병섭 서울특별시 용산구 이태원동 251-69 최승민, 신영무	
(74) 대리인	최승민, 신영무	
심사청구 : 있음		
(54) 캐패시터의 유전체막 형성방법		

요약

반도체 소자의 고집적화로 캐패시터의 할당되는 면적이 줄어들어 따라 소자에서 요구되는 정전용량의 확보를 위하여 유전체막의 두께를 줄여야 한다. 그러나 유전체막의 두께를 줄일 경우 절연파괴 및 누설전류 등의 전기적 특성이 악화되는 문제가 발생되므로 본 발명의 하부 산화막, 절화막, 상부 산화막의 3중 구조를 갖는 캐패시터의 유전체막의 특성을 향상시키는 방법이 개시된다.

도면

도 1

도 2

도면의 간단한 설명

도 1은 종래 캐패시터의 유전체막 형성방법을 설명하기 위한 소자의 단면도.

도 2a 내지 도 2c는 본 발명에 따른 캐패시터의 유전체막 형성방법을 설명하기 위한 소자의 단면도.

도면의 주요 부분에 대한 부호의 설명.

- 1 및 11:실리콘기판 2 및 12:절합영역
- 3 및 12:절연막 4 및 14:전하저장전극
- 5 및 15:하부 산화막 6 및 16:절화막
- 7 및 17:상부 산화막 8 및 18:플레이트 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 캐패시터의 유전체막 형성방법에 관한 것으로 특히, 하부 산화막, 절화막, 상부 산화막의 3중 구조를 갖는 캐패시터 유전체막의 특성을 향상시키기 위한 캐패시터의 유전체막 형성방법에 관한 것이다.

종래의 캐패시터의 유전체막 형성방법을 도 1을 통하여 설명하면 다음과 같다.

도 1에 도시된 바와같이 절합영역(2)이 형성된 실리콘기판(1)상에 절연막(3)을 형성한 후 상기 절합영역(2)이 노출되도록 상기 절연막을 식각하여 콘택 홀(Contact Hole)을 형성한다. 그 후 제 1 폴리실리콘을 증착한 다음 상기 제 1 폴리실리콘을 패터닝하여 전하전극(4)을 형성한다. 이어서 상기 전하전극(4)의 전기 저항을 낮추기 위하여 불순물을 첨가한 후 상기 전하전극(4) 상부면에 유전체막인 하부 산화막(5), 절화막(6) 및 상부 산화막(7)을 순차적으로 형성한다. 이어서 플레이트 전극으로 사용할 제 2 폴리실리콘을

중합한 후 전기 저항을 낮추기 위하여 불순물을 첨가하여 캐패시터 형성공정이 완료된다. 그러나 소자의 전적도가 높아지고 캐패시터에 할당된 면적이 줄어들어 다라 집화막의 두께를 줄여야 할정량의 정전용량이 확보된다. 그러나 집화막의 두께를 줄일 경우에 유전체막의 절연파괴나 누설전류가 발생하여 고전적 소자를 이루는데 문제점이 발생한다.

본 발명이 이루고자 하는 기술적 과제

따라서 본 발명은 유전체막인 하부 산화막, 집화막 및 상부 산화막 형성시 특수한 열처리를 통하여 유전체막들의 전기적 특성을 향상시켜 상기 문제점을 해소할 수 있는 캐패시터의 유전체막 형성방법을 제공하는데 그 목적이 있다.

상기 목적을 달성하기 위한 본 발명은 전하저장전극, 유전체막 및 플레이트 전극으로 이루어지는 캐패시터의 유전체막 형성 방법에 있어서, 상기 전하저장전극을 형성한 후 상기 전하저장전극상에 하부 산화막을 형성하는 단계와, 상기 단계로부터 상기 하부 산화막내에 존재하는 열불임결함이 제거되는 동시에 상기 하부 산화막과 전하전극계면에 집화산화막이 형성되도록 1차 열처리하는 단계와, 상기 제2단계로부터 상기 하부 산화막상에 집화막을 형성하는 단계와, 상기 단계로부터 저온에서 상기 집화막의 표면을 산화시켜 상부 산화막을 형성한 후 2차 열처리하는 단계로 이루어지는 것을 특징으로 한다.

본 발명의 구성 및 작용

이하, 첨부한 도면을 통하여 본 발명을 상세히 설명하기로 한다.

도 2a 내지 도 2c는 본 발명에 따른 캐패시터의 유전체막 형성방법을 설명하기 위한 소자의 단면도.

도 2a에 도시된 바와같이 집합영역(12)이 형성된 실리콘기판(11)에 절연막(13)을 형성한 후 상기 집합영역(12)이 노출되도록 상기 절연막(13)을 일부는 식각하여 콘택홀을 형성한다. 그후 콘택홀이 형성되어 있는 실리콘기판(11) 전체 상부면에 전하전극(14)을 형성한 후 전체 상부면에 0.5 내지 2nm 두께의 하부 산화막(15)을 자연성장시킨다. 이어서 하부 산화막(15)내에 존재하는 열불임(Dangling)결함을 제거하고 하부 산화막(15)과 전하전극(14)계면에 집화 산화막(SiO₂)을 형성시키기 위하여 1차 열처리를 한다. 이때 1차 열처리는 700 내지 850°C의 온도와 0.15 내지 3 Torr의 압력 및 질소가 함유된 가스분위기하에서 10 분 60분 동안 실시한다. 상기 질소가 함유된 가스는 N₂, N₂O, 및 NO 가스 중 어느 하나이다.

상기 집화산화막은 상기 질소가 함유된 가스가 상기 전하전극(14)과 하부 산화막(15)계면에 침투하게 되어 형성하게 된다. 이러한 상기 집화 산화막은 하부 산화막(15) 보다 유전율이 크기 때문에 캐패시터의 정전용량을 증가시켜 주는 효과가 있다.

도 2b는 상기 하부 산화막(15) 전체 상부에 집화막(16)을 형성한 상태의 단면이다. 이때 상기 집화막(16)은 600 내지 700°C의 온도 및 0.15 내지 3 Torr의 압력하에 형성된다. 상기 1차 열처리 및 상기 집화막(16) 형성공정은 인-시투(In-Situ)로 진행한다.

도 2c는 상기 집화막(16) 전체 상부면에 상부 산화막(17)을 형성한 후 2차 열처리를 한다음 전체 상부면에 캐패시터의 플레이트 전극으로 사용할 폴리실리콘을 증착한 상태의 단면이다. 이때 상부 산화막 형성 공정은 750 내지 800°C의 온도 및 산소 또는 산소와 수소의 혼합 가스 분위기에서 실시한다. 그리고 상기 산소와 수소의 혼합가스 비는 1:1 내지 3:1 이다. 상기 2차 열처리 공정은 800 내지 900°C의 온도 및 질소가 함유된 가스 분위기 하에서 10 내지 60분간 실시한다. 상기 질소가 함유된 가스는 N₂ 및 N₂O 가스 중 어느 하나를 사용한다. 상기 2차 열처리 공정은 상기 집화막(16) 및 상부 산화막(17)의 유전 특성을 향상시키기 위한 것이다.

본 발명의 효과

상술한 바와같이 캐패시터의 유전체막인 하부 산화막, 집화막 및 상부 산화막의 유전 특성을 향상시키도록 본 발명의 공정을 따르면 다음과 같은 효과가 있다. 첫째, 자연적으로 성장한 하부 산화막을 1차 열처리하므로 산화막의 구조를 치밀하게 하고 하부 산화막과 전하전극계면에 집화산화막이 형성되어 전체적인 정전용량이 증가하는 효과가 있다. 둘째, 집화막을 저온에서 형성하므로 막의 균일성이 개선되고 집화막 증착시 고전적으로 발생하는 파티클이 감소하므로 장비 가동률이 증가하여 생산성이 향상되는 효과가 있다. 셋째, 상부 산화막 형성공정을 집화막의 산화 저항성을 고려하여 적정 온도로 산화온도를 낮추는 대신 집화막 산화 후 산화로에서 인-시투 공정으로 온도를 높여 2차 고온 열처리를 실시한다. 그 결과 상부의 집화막의 불충분한 산화를 보완하고 집화막의 구조도 동시에 치밀하게 하여 전체적인 캐패시터 유전체막의 특성을 향상시킨다.

(5) 연구의 범위

첨구항 1

전하저장전극, 유전체막 및 플레이트 전극으로 이루어지는 캐패시터의 유전체막 형성 방법에 있어서,

상기 전하저장전극을 형성한 후 상기 전하저장전극상에 하부 산화막을 형성하는 단계와,

상기 단계로부터 상기 하부 산화막내에 존재하는 열불임결함이 제거되는 동시에 상기 하부 산화막과 전하전극계면에 집화산화막이 형성되도록 1차 열처리하는 단계와,

상기 단계로부터 상기 하부 산화막상에 집화막을 형성하는 단계와,

상기 단계로부터 저온에서 상기 집화막의 표면을 산화시켜 상부 산화막을 형성한 후 2차 열처리하는 단계로 이루어지는 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

청구항 2

제 1 항에 있어서,

상기 하부 산화막은 0.5 내지 2nm의 두께로 형성되는 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

청구항 3

제 1 항에 있어서,

상기 1차 열처리는 700 내지 850°C의 온도 및 0.15 내지 3 Torr의 압력 질소가 함유된 가스 분위기 하에서 10 내지 60분 동안 실시되는 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

청구항 4

제 3 항에 있어서,

상기 질소가 함유된 가스는 NH_3 , N_2O , 및 NO 중 어느 하나인 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

청구항 5

제 1 항에 있어서,

상기 질화막을 형성하기 위한 공정은 600 내지 700°C의 온도 및 0.1 내지 0.5 Torr의 압력 조건 하에서 실시되는 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

청구항 6

제 1 항에 있어서,

상기 1차 열처리 및 상기 질화막 형성공정은 인-시투로 실시되는 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

청구항 7

제 1 항에 있어서,

상기 상부 산화막 형성공정은 750 내지 800°C의 온도 및 산소 또는 산소와 수소의 혼합 가스 분위기에서 실시하는 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

청구항 8

제 7 항에 있어서,

상기 산소와 수소의 혼합가스 비는 1:1 내지 3:1인 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

청구항 9

제 1 항에 있어서,

상기 2차 열처리는 800 내지 900°C의 온도 및 질소가 함유된 가스 분위기 하에서 10 내지 60분간 실시하는 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

청구항 10

제 9 항에 있어서,

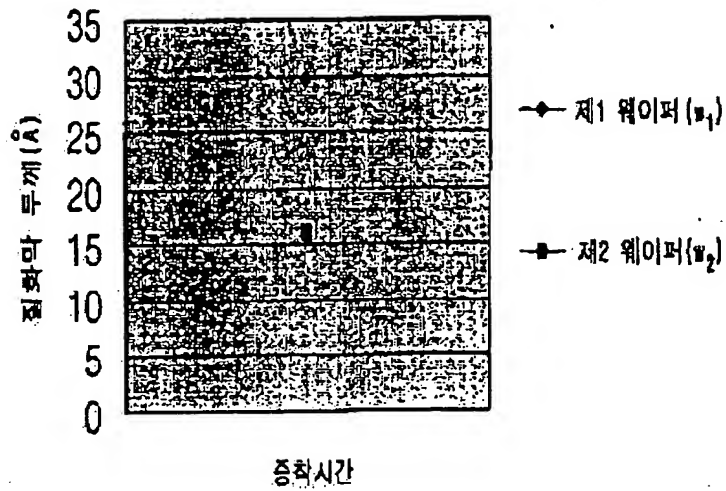
상기 질소가 함유된 가스는 N_2 및 NH_3 중 어느 하나인 것을 특징으로 하는 캐패시터의 유전체막 형성 방법.

도면

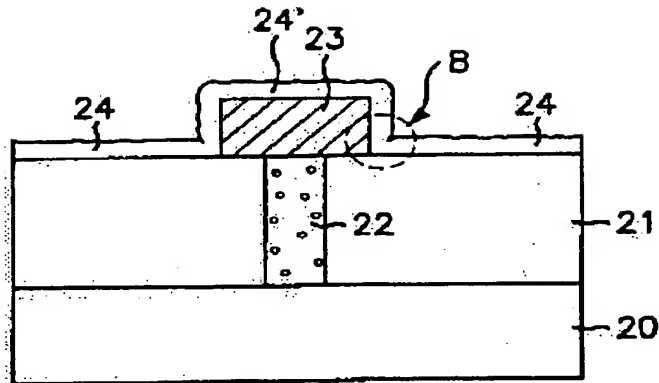
[첨부그림 4]

특 1998-055744

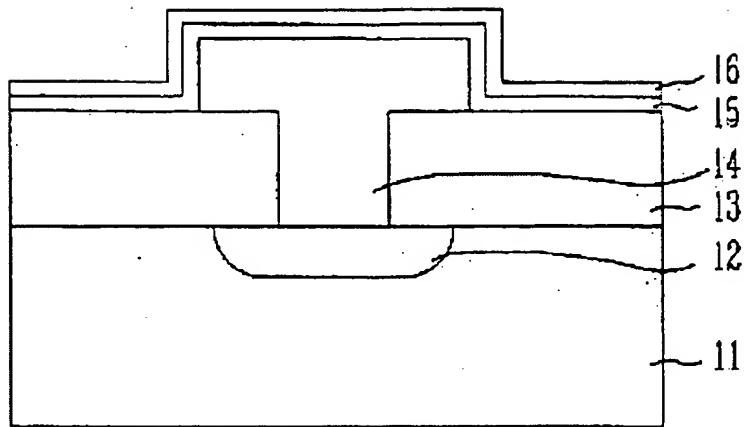
도면1



도면2



도면 2b



도면 2c

